

壹、前言

先進封裝¹ (Advanced Semiconductor Packaging)，是當前半導體行業的重要發展趨勢之一，隨著晶片尺寸的不斷縮小和功能的日益複雜，傳統的封裝技術已無法滿足現代電子產品的需求，因此先進封裝技術應運而生，主要是透過各式手段，將晶片整合、堆疊在一起，用於提高晶片性能、降低功耗和縮小尺寸。先進封裝技術包括多種形式，例如覆晶 (Flip-Chip)、扇外型 (Fan-Out Wafer-Level Packaging, FOWLP)、CoWoS (Chip on Wafer on Substrate) 等等，覆晶主要是將晶片翻轉，將接觸點與基板連接起來。扇外型則是將晶片連接點拓展出晶片的範圍之外，呈現扇形，製造更多連接點。而 CoWoS 是將堆疊起來的晶片固定在基板上，分為 2.5D 和 3S 的類型。

先進封裝為半導體產業的其中一環，整個產業鏈包含²：(1) IC 設計：此環節在半導體產業中屬於上游，主要透過電子設計自動化 (Electronic design automation, EDA) 的方式完成晶片的設計、電路架構的創建和優化，確保晶片在性能和效率上的最佳表現，隨著技術的進步，IC 設計不僅要考慮性能，還需兼顧功耗、成本和製造可行性。(2) 晶圓製造：這一環節在半導體產業中屬於中游，這一過程涉及多道精密的製程技術。晶圓廠使用先進的光刻、刻蝕和沉積技術，在矽晶圓上形成微小的電路圖案。過程中對於環境的潔淨度要求極高，任何微小的污染都可能影響晶片的性能。(3) 封裝測試：這一階段在半導體產業中屬於下游，是將晶圓切割成單個晶片後進行的關鍵環節，通常由專業的封裝廠商進行。過程中不僅涉及將晶片封裝成可用的產品，還包括對其進行電性、熱性和機械性的測試。封裝技術如覆晶、扇外型等能夠提高 I/O 密度和散熱性能，滿足現代高效能設備的需求。在測試階段，使用各種自動化設備進行全面檢測，確保晶片能在實際應用中達到預期的性能標準。

¹解析先進封裝種類以及技術發展

來源：<https://uanalyze.com.tw/articles/875375468>

²半導體產業鏈簡介

來源：<https://ic.tpex.org.tw/introduce.php?ic=D000>

目前全球專利涉及先進封裝的專利權人多為德國及美國企業或學術單位，例如：PANASONIC HOLDING CORPORATION（日本—松下電器）、STATS CHIPPAC LTD.（新加坡—星科金朋）、INTEL CORPORATION（美國—英特爾）等。而台灣相關專利權人則包含灣積體電路製造、日月光投資控股股份有限公司及威盛電子。

貳、專利分析

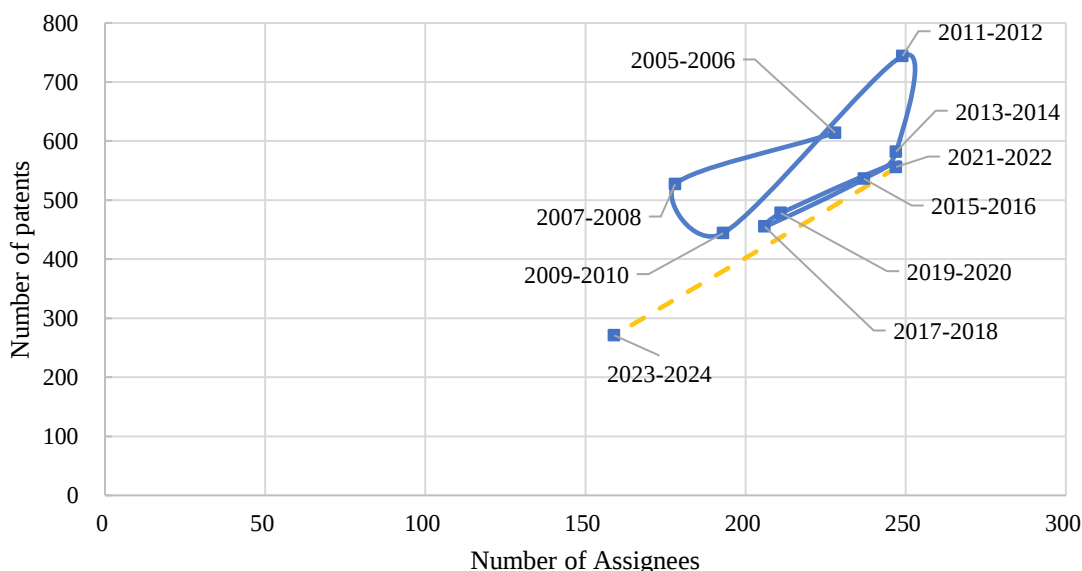
本文透過專利關鍵字檢索，初探全球「先進封裝」相關之專利技術佈局概況。

一、先進封裝相關市場概況-穩定成長

近年先進封裝之相關技術生命週期概況顯示，「專利申請數量」與「專利申請人數」之時間消長，觀察先進封裝產業所處之技術生命週期階段，如為：技術萌芽期、成長期、成熟期或衰退期等。

如圖一之技術生命週期概況顯示，橫軸為專利權人的投入量，縱軸為專利的申請量。產業整體技術研發量能整體呈現起伏不定的狀態，在 2009 年至 2012 年期間呈現成長狀態，但 2013 年開始衰退直到 2018 年，2019 年開始又一次處於成長狀態至今。客觀推論產業技術目前處於**技術成長期**階段³。

圖一 近年先進封裝相關技術生命週期概況（二年期）

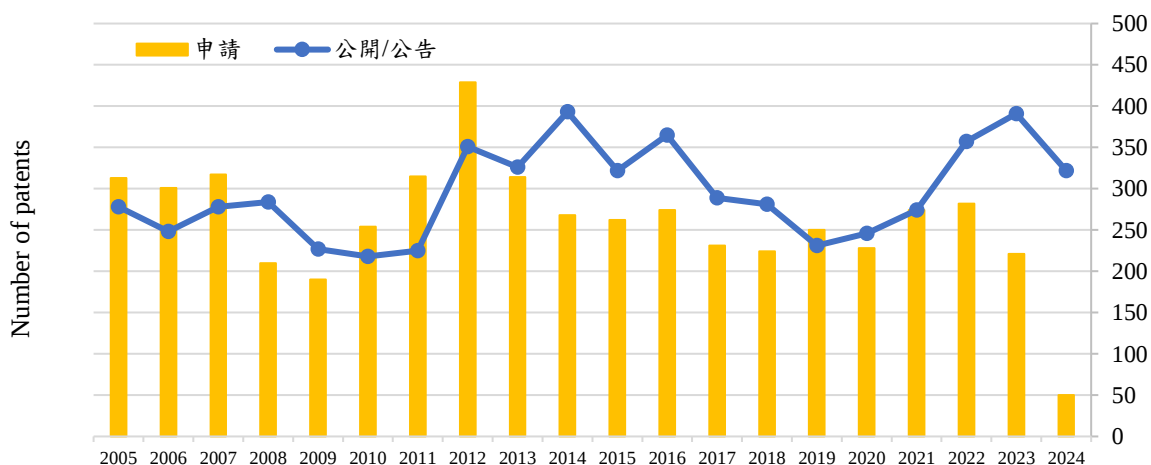


資料來源：各國專利資料庫，華淵公司整理

³ 2023-2024 年各國專利資料庫由於專利文本有 18 個月公開期，部分未公告，該數字僅供參考。

先進封裝之相關專利概況如圖二顯示，相關技術的專利申請數自 2012 年達到顛峰後，數量雖有減少，但基本穩定保持在 225 件至 275 件左右浮動，公開/公告數於 2019 年後開始呈現上升趨勢⁴。

圖二 近年先進封裝之相關專利概況

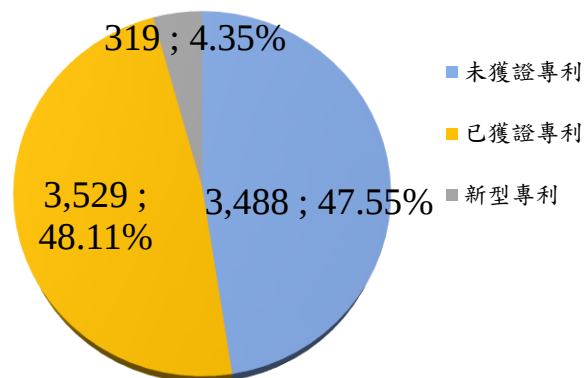


資料來源：各國專利資料庫，華淵公司整理

(一)、先進封裝近年專利申請與獲證資訊-核准率約 48.11%

先進封裝之專利申請與獲證數量如圖三所示，歷年專利申請數量約為 7,336 件專利，其中已獲證的發明專利為 3,529 件專利，獲證率為 48.11%，而新型專利則有 319 件，僅占 4.35%。

圖三 先進封裝之專利申請與獲證數量



資料來源：各國專利資料庫，華淵公司整理

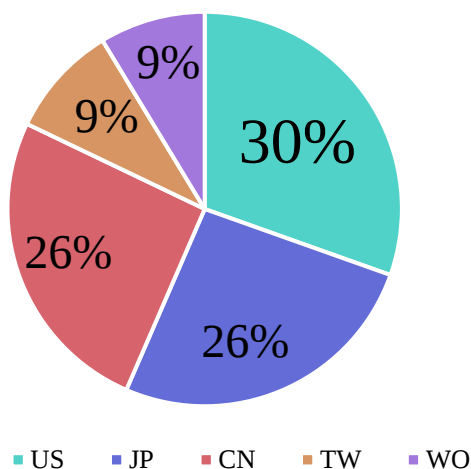
⁴ 2023-2024 年各國專利資料庫由於專利文本有 18 個月公開期，部分未公告，該數字僅供參考。

(二)、全球前五大先進封裝之專利佈局國家或屬地-以美國為主

全球前五大先進封裝之專利佈局國家或屬地如圖四所示，其中以 US (美國)為最大屬地，占比達 30%，其餘依序為 JP (日本)、CN (中國)、TW(臺灣)及 WO (世界智慧財產權組織)。

圖四 全球前五大先進封裝之專利佈局國家或屬地

TOP 5 Countries / Territories

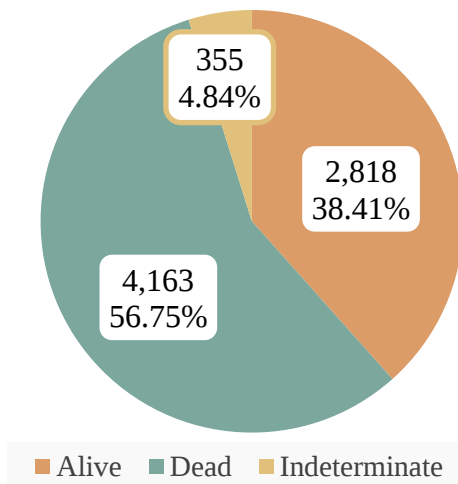


資料來源：各國專利資料庫，華淵公司整理

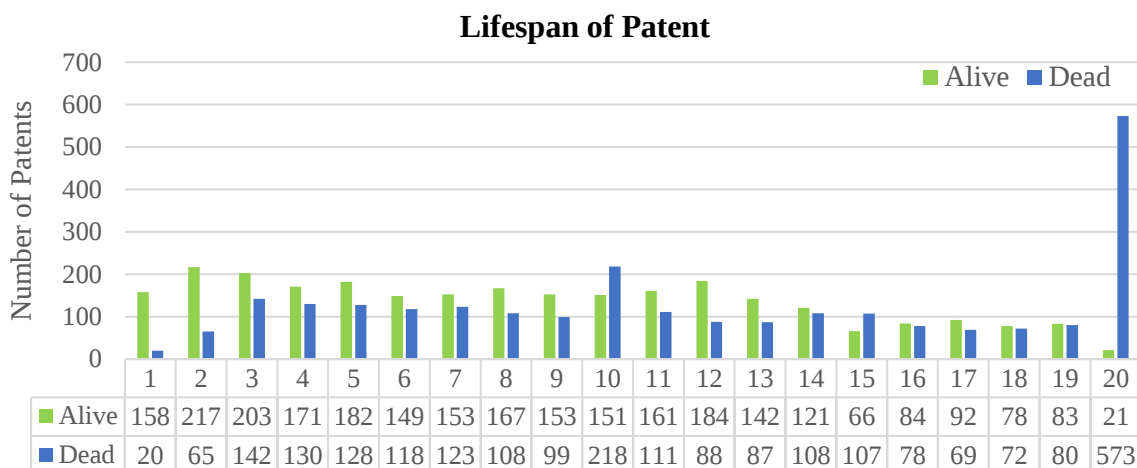
(三)、先進封裝之專利平均維護年期-約為 8.70 至 12.07 年

截至 2023 年，產業中核准且已失效的專利平均被持有 12.07 年，仍在維護中的專利之平均壽命目前為 8.70 年。

Patent Status



圖五 先進封裝之產業專利維護狀態



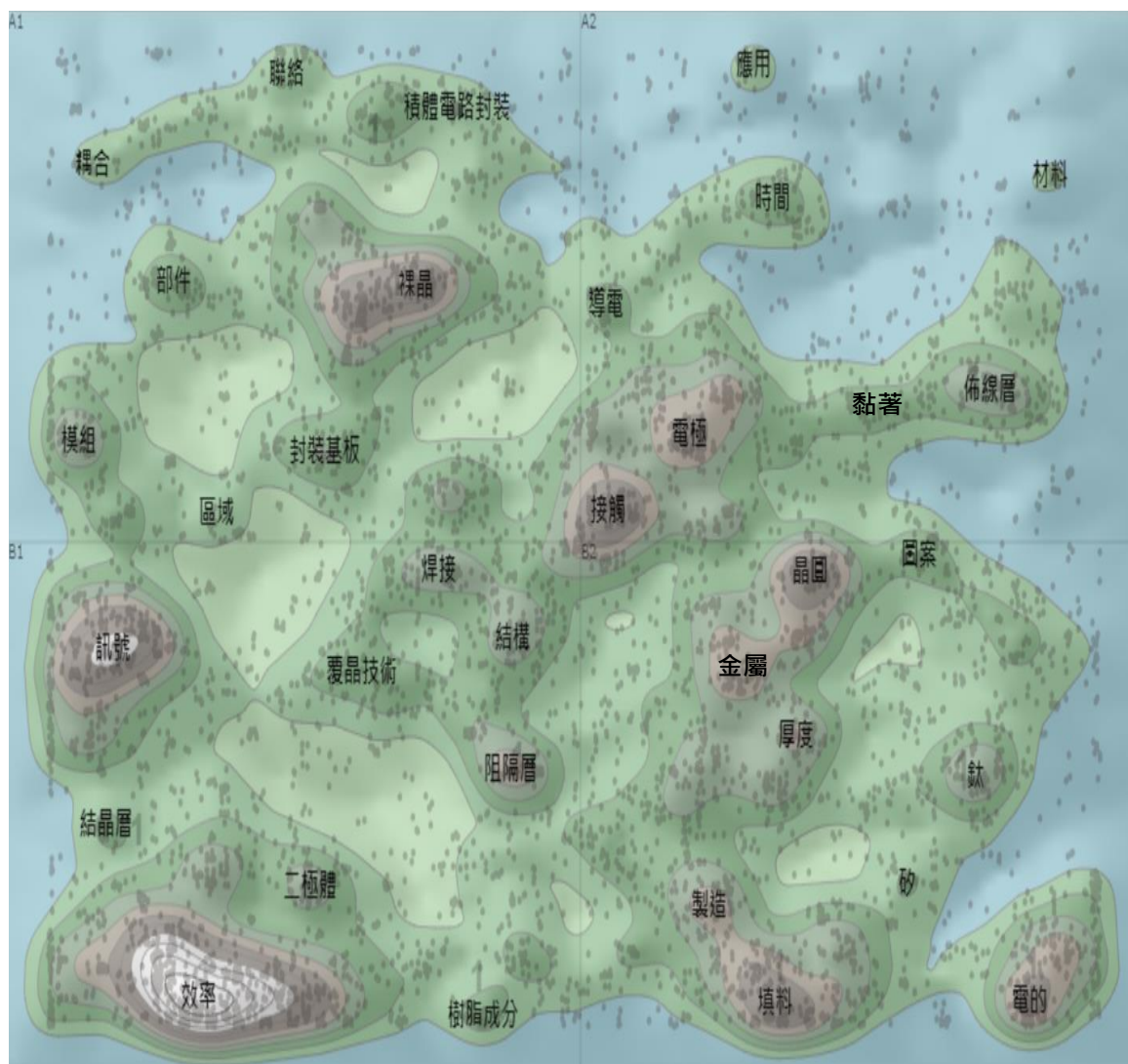
資料來源：各國專利資料庫，華淵公司整理

二、先進封裝相關產業之佈局與所屬競爭者分析

下圖六之等高線圖顯示專利技術的分佈，概述發明的性質，地圖上每一點都代表一件專利，較多的專利聚集處會形成白色山峰，較少的專利聚集處則形成平原或海洋。探勘近年專利技術的發展主要落在：

- (1) 訊號(先進封裝技術能有效提升訊號傳輸的速度和穩定性，透過精密的连接設計減少信號損失，確保高頻率運作中訊號的完整性，從而提升整體系統的性能。)
- (2) 效率(通過緊湊的結構設計降低功耗，並在散熱方面提供更佳解決方案，確保晶片在高效運作時不會過熱，延長產品壽命。)
- (3) 裸晶(裸晶是先進封裝的核心元件，將晶片直接置於封裝內，有助於減少封裝體積，提高傳輸速率，並加強散熱性能。)
- (4) 金屬(金屬互連是先進封裝中的關鍵，選用高導電性材料可以降低電阻，改善訊號傳遞效率，並增強耐用性，確保在極端環境下依然保持穩定性能。)
- (5) 晶圓(晶圓技術在先進封裝中扮演重要角色，將晶圓加工成晶片後，多層晶片堆疊可實現高密度封裝，提升空間利用率，並促進新一代電子產品的小型化與高性能發展。)

圖六 先進封裝之技術佈局概況

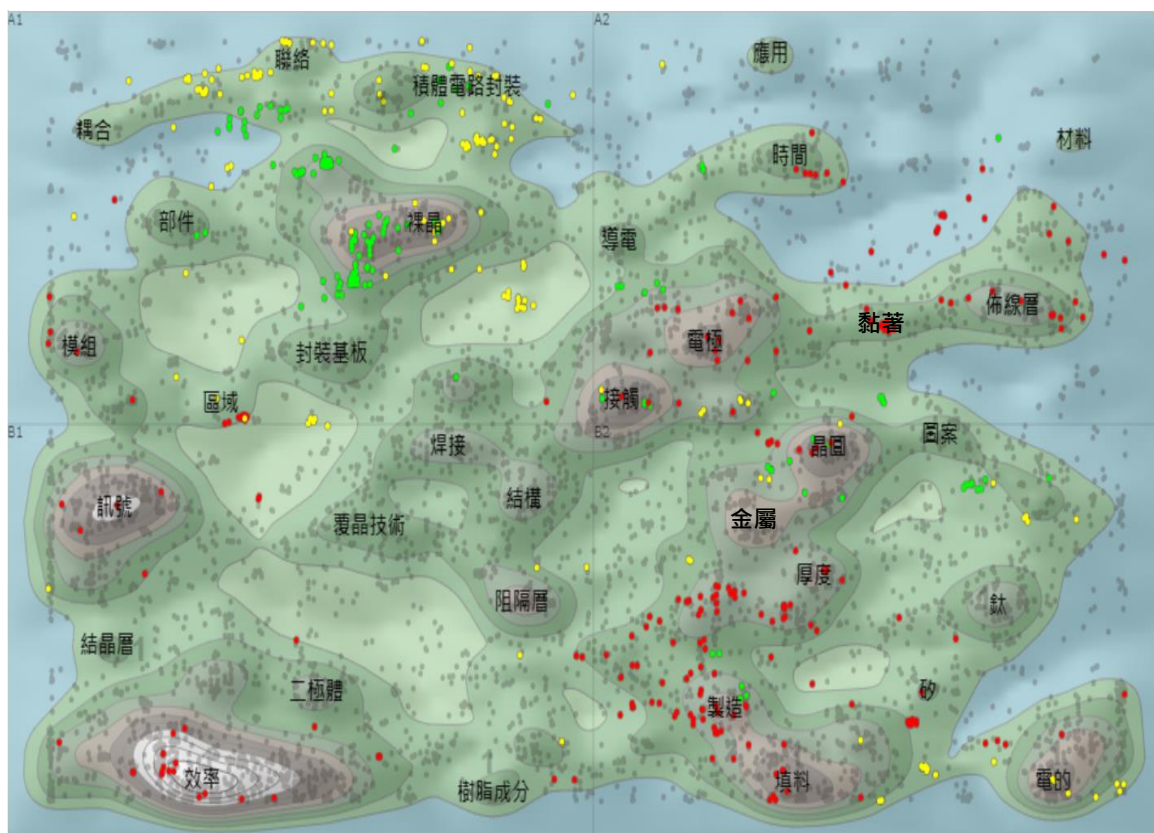


資料來源：Derwent Innovation，華淵公司整理

(一)、相關所屬競爭者之技術佈局

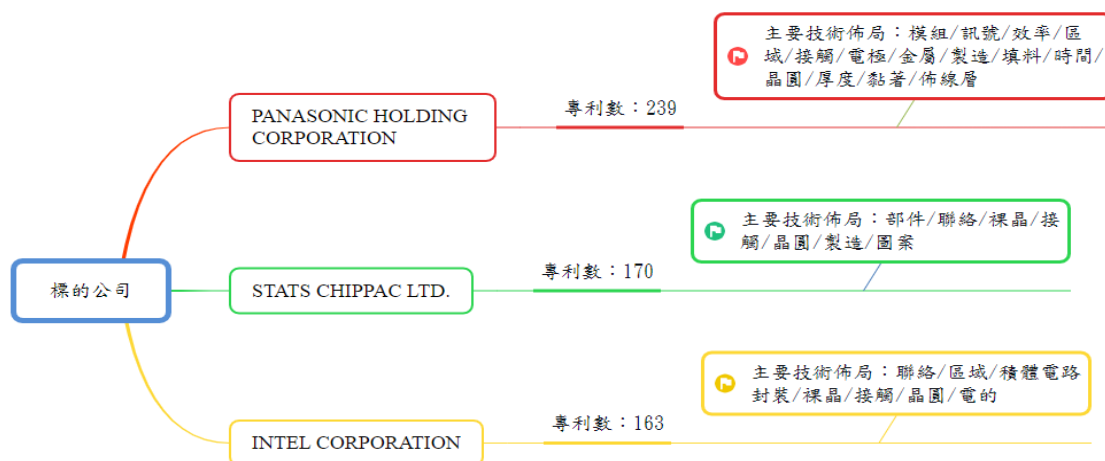
圖七至圖九顯示投入該產業技術之標的公司佈局概況。探勘全世界專利數量 TOP3 的專利權人，PANASONIC HOLDING CORPORATION（日本—松下電器）以紅色圓點標註，STATS CHIPPAC LTD.（新加坡—星科金朋）以綠色圓點標註，INTEL CORPORATION（美國—英特爾）以黃色圓點標註。看出相關標的公司於先進封裝之分佈概況

圖七 相關標的公司先進封裝之技術佈局



資料來源：Derwent Innovation，華淵公司整理

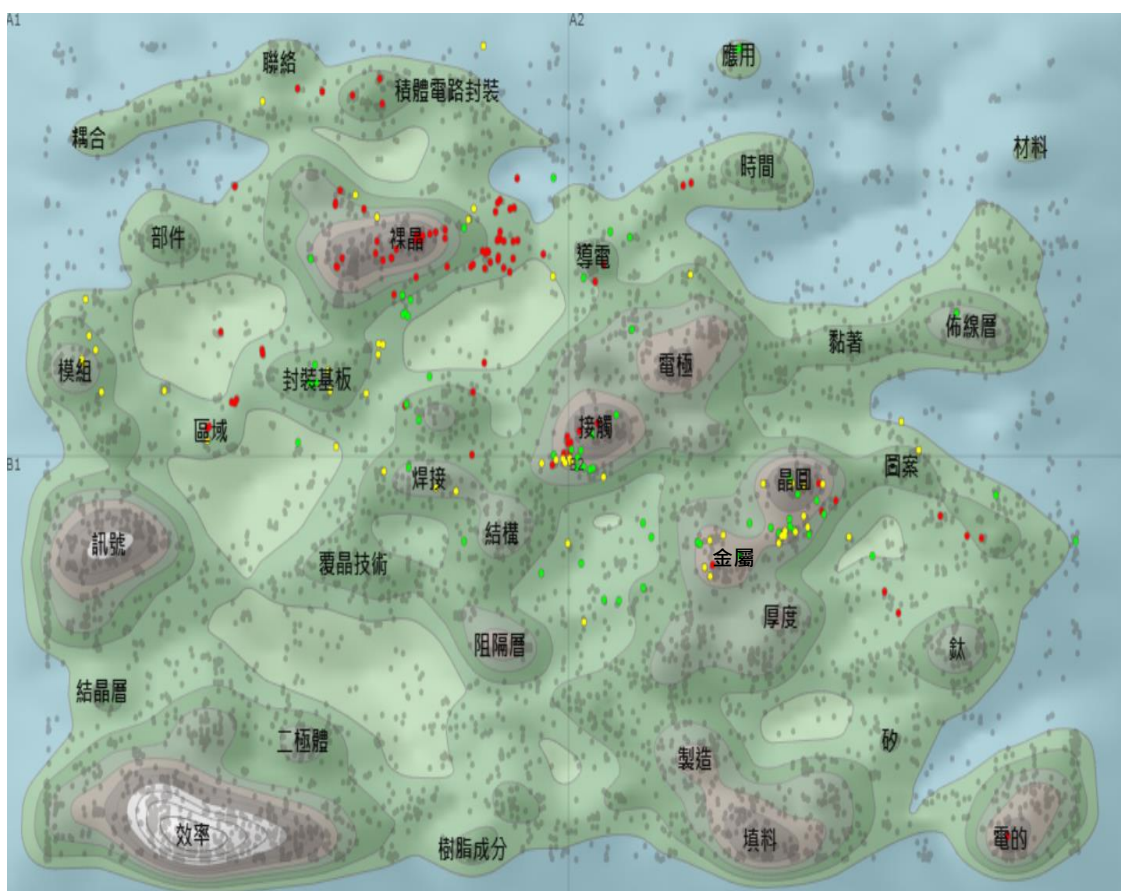
圖八 相關標的公司佈局先進封裝之技術領域



資料來源：各國專利資料庫，華淵公司整理

而圖九則顯示相關台灣專利權人投入該產業技術之佈局概況，台灣積體電路製造以紅色圓點標註，日月光投資控股股份有限公司以綠色圓點標註，威盛電子以黃色圓點標註。

圖九 相關台灣標的公司先進封裝之技術佈局概況



資料來源：Derwent Innovation，華淵公司整理

(二)、相關所屬競爭者之引證分析

下表顯示「先進封裝」相關領域中，產業競爭者之 TOP 5 平均引證分析，其中包含被引證數（Forward Citation，專利被他人引用的次數）與引證數（Backward Citation，引證他人專利的次數）。若專利具較高的被引證次數，代表該項專利的專利範圍較明確完整，亦可能為該領域的基礎、關鍵技術；而較高的引證次數，表示研發人員對於技術有較充分的瞭解，以上兩者皆可保守推論該項專利擁有較佳的品質。以次數為基準，被引證次數及引證次數最多者皆為 MICRON TECHNOLOGY INC.。

表一 產業競爭者之 TOP 5 平均被引證/引證分析

Forward Citation				Backward Citation			
Assignee/Applicant	Patent	Cited	Avg. citation	Assignee/Applicant	Patent	Cited	Avg. citation
MICRON TECHNOLOGY INC.	133	5,644	42.44	MICRON TECHNOLOGY INC.	133	5,880	44.21
PANASONIC HOLDING CORPORATION	239	3,537	14.80	MICRON SEMICONDUCTOR PRODUCTS INC.	48	3,512	73.17
MICRON SEMICONDUCTOR PRODUCTS INC.	48	2,147	44.73	PANASONIC HOLDING CORPORATION	239	1,345	5.63
TEXAS INSTRUMENTS INC	93	1,832	19.70	TEXAS INSTRUMENTS INC	93	514	5.53
HITACHI LTD	59	1,520	25.76	HITACHI LTD	59	139	2.36

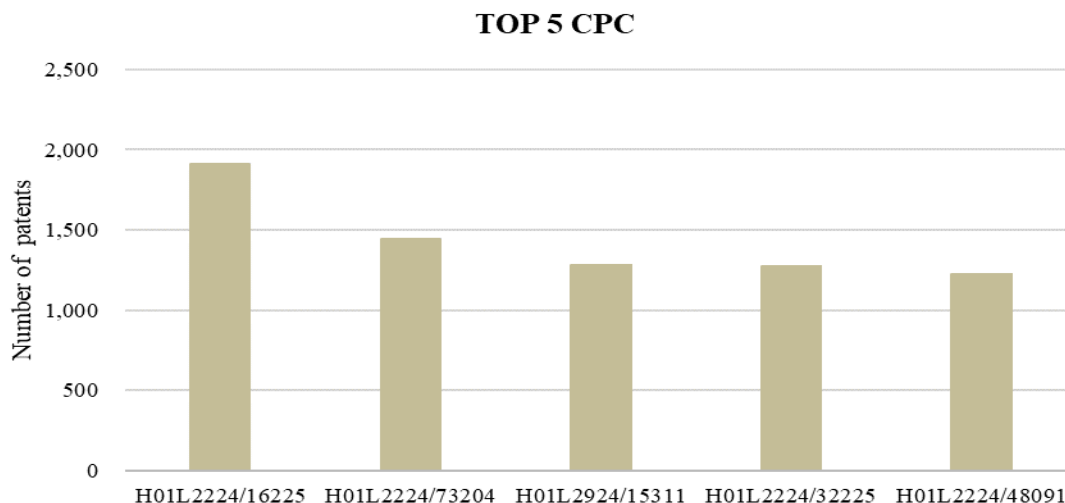
資料來源：各國專利資料庫，華淵公司整理

三、合作專利分類（CPC⁵）分析

「先進封裝」相關技術中，主要 CPC 技術分類號前五名多為 H01L2224/16225、H01L2924/15311、H01L2224/32225、H01L2224/32225、及 H01L2224/48091。技術內容涉及「該物品是非金屬的，例如有或沒有金屬化的絕緣基板」、「將凸點連接器嵌入層連接器中」、「是一個球陣列，例如球柵陣列」、「該物品是非金屬的，例如有或沒有金屬化的絕緣基板」、「拱形的」等。再者，透過 CPC 技術分類號的分析，提供給相關技術領域研發者，可利用此分類號更有效率地縮短前案的檢索搜尋，或比較相關前案技術特徵的時間。

⁵ CPC: Cooperative Patent Classification

圖十 全球前五大之先進封裝之 CPC 技術分類號分佈



資料來源：各國專利資料庫，華淵公司整理

表二 CPC 技術分類號之詳細說明	
CPC	Definition
H01L2224/16225	the item being non-metallic, e.g. insulating substrate with or without metallisation
H01L2224/73204	the bump connector being embedded into the layer connector
H01L2924/15311	being a ball array, e.g. BGA
H01L2224/32225	the item being non-metallic, e.g. insulating substrate with or without metallisation
H01L2224/48091	Arched

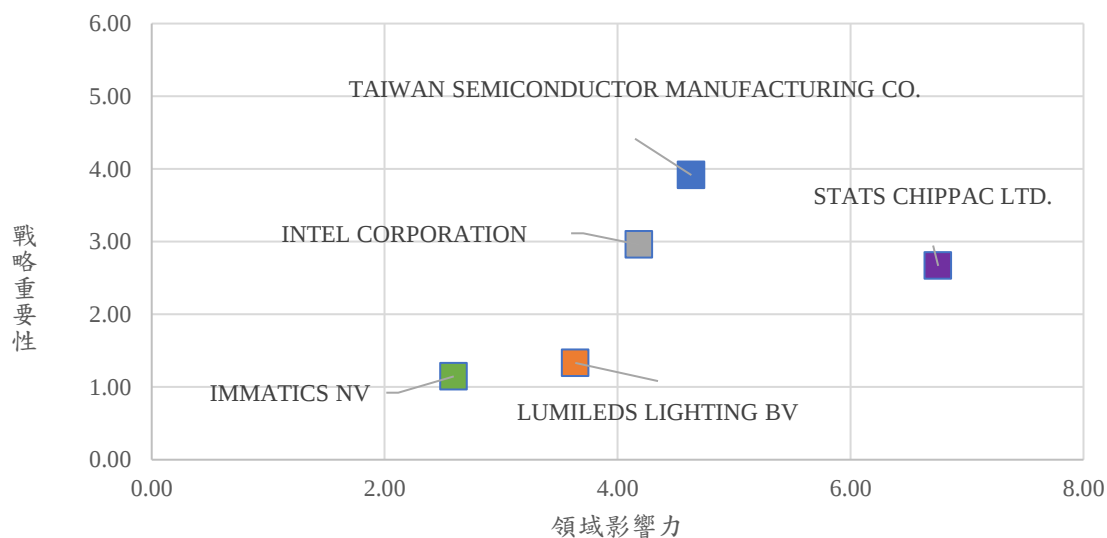
資料來源：各國專利局資料庫，華淵公司整理

四、專利指標分析⁶

以 Derwent Innovation 中兩項專利指標，Strategic Importance (戰略重要性)及 Domain Influence (領域影響力)來衡量前五大專利權人之專利品質結果如下圖所示。

⁶ Derwent Innovation 系統之專利指標系統係透過機器學習模型，藉由將已知的公開數據做為訓練數據，進而獲得衡量專利影響力或其強度，滿分為 100。這些計算參數來自專利的訴訟、法律狀態、上下游活動、引用、家族成員狀態、專利申請人的參與情況、專利文本等內容，綜合考慮後對每一件專利進行評估並給予影響力分數及事件預測分數。Strategic Importance (戰略重要性)係為專利權人對於該專利的重視程度，Domain Influence (領域影響力)則為該技術領域中的影響力。

圖十一 Top 5 專利權人專利指標



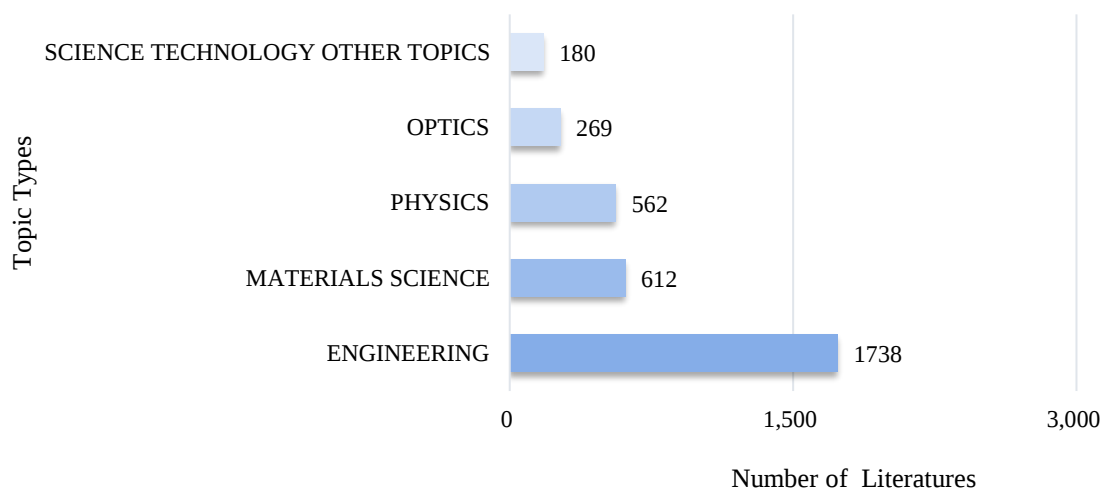
資料來源：Derwent Innovation，華淵公司整理

參、先進封裝之相關文獻

一、近 3 年相關文獻主要涉及議題⁷

下圖顯示近 20 年相關文獻（期刊/會議錄）主要研究之議題為 ENGINEERING（工程學）、MATERIALS SCIENCE（材料科學）、PHYSICS（物理）、OPTICS（光學）及 SCIENCE TECHNOLOGY OTHER TOPICS（科學技術其他主題）。

圖十二 近 20 年文獻探討議題之分佈概況



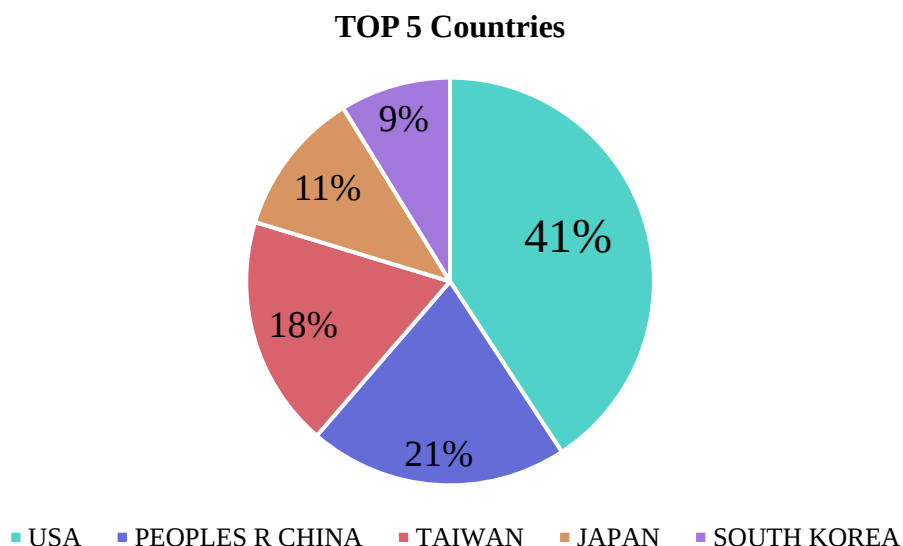
資料來源：各國專利資料庫，華淵公司整理

⁷參考相關技術之文獻標題進行統計分析

二、近 3 年發佈相關期刊之 TOP 5 國家/屬地

針對近年發佈相關期刊之 TOP 5 國家/屬地中，主要以 USA（美國）為主，占 41%。

圖十三 近年發佈相關文獻之 TOP 5 國家/屬地



資料來源：各國專利資料庫，華淵公司整理

以上內容僅供參考，如貴公司需要更詳細之資料內容

請洽 — 華淵智慧財產顧問股份有限公司
華淵鑑價股份有限公司

Email:service@wauyuan.com

臺北公司：臺北市承德路一段 17 號 14 樓（會計研究發展基金會大樓） (02)2559-6059
台中公司：台中市臺灣大道二段 489 號 26 樓之 3（林鼎高峰大樓） (04)2252-6059
高雄公司：高雄市新興區民生一路 56 號 4 樓之 8（高雄市會計師公會大樓） (07)229-6059

www.wauyuan.com